

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 59208756
 PUBLICATION DATE : 27-11-84

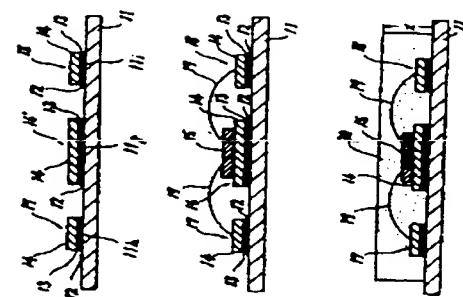
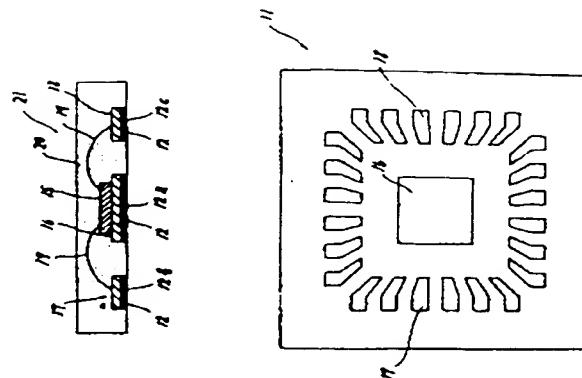
APPLICATION DATE : 12-05-83
 APPLICATION NUMBER : 58083188

APPLICANT : SONY CORP;

INVENTOR : KAJIYAMA YUJI;

INT.CL. : H01L 23/12 H01L 21/56 H01L 23/48

TITLE : MANUFACTURE OF
 SEMICONDUCTOR DEVICE PACKAGE



ABSTRACT : PURPOSE: To obtain a semiconductor device package which is excellent in heat radiation and suitable for automated manufacturing by a method wherein the semiconductor device is mounted on a substrate and, after being connected to external electrodes, enclosed integrally with resin and the substrate is selectively removed by etching.

CONSTITUTION: Au plating 12 of 1 μ m thickness, Ni plating 13 of 1 μ m thickness and Au plating 14 of 3 μ m are laminated on an Fe substrate 11 of 35 μ m thickness. A semiconductor chip 15 is mounted 16 on a portion 11g and connected 19 to external electrodes 17, 18 on the portions 11h, 11i. The transfer-molding with epoxy resin 20 is carried out so as to make thickness t=1mm. The Fe substrate is removed by etching with FeCl₃ solution from the back surface 11a to complete a leadless type package 21. Bottom surfaces of the Au layers are used as external electrodes 12b, 12c and the heat radiation surface 12a. In order to mount the package 21 on a printed circuit board, only the external electrodes 12b, 12c are directly soldered to a conductor pattern on the substrate. With this constitution, a package of excellent heat radiation can be manufactured automatically by an easy and simple method.

COPYRIGHT: (C) JPO

⑨ 日本国特許庁 (JP)

特許出願公開

⑩ 公開特許公報 (A)

昭59-208756

⑪ Int. Cl.³
H 01 L 23/12
21/56
23/48

識別記号

序内整理番号
7357-5F
7738-5F
7357-5F

⑫ 公開 昭和59年(1984)11月27日
発明の数 1
審査請求 未請求

(全 5 頁)

⑬ 半導体装置のパッケージの製造方法

35号ソニー株式会社内

⑭ 特願 昭58-83188
⑮ 出願 昭58(1983)5月12日
⑯ 発明者 秋山克彦
東京都品川区北品川6丁目7番
35号ソニー株式会社内
⑰ 発明者 小野鉄雄
東京都品川区北品川6丁目7番

⑭ 発明者 梶山雄次

東京都品川区北品川6丁目7番

35号ソニー株式会社内

⑮ 出願人 ソニー株式会社

東京都品川区北品川6丁目7番

35号

⑯ 代理人 弁理士 土屋勝 外2名

発明の概要

1. 発明の名称

半導体装置のパッケージの製造方法

2. 特許請求の範囲

選択エンシング可能な材料から成る基板上に半導体装置を載置し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤの外部健箇部を上記基板の内部電極接続部位に接続し、次いで上記基板において上記半導体装置及び上記接続用ワイヤを一矢に樹脂モールドし、かかる後上記基板をエンシング除去することを特徴とする半導体装置のパッケージの製造方法。

タイプのパッケージで、パッケージの裏面に引き出されているハンダ付け可能な電極をプリント基板の導体部に直接ハンダ付けして接続することにより実装を行うものである。

このチップキャリアタイプパッケージには、セラミックタイプとプラスチックタイプとがある。セラミックタイプはパッケージ自体が高価であるばかりでなく、プリント基板に直接ハンダ付けすると、高周サイクル時にセラミックと上記ハンダ及び上記導体との間の熱膨張係数の差によって接続部にはがれやクラックが生じる恐れがあるという欠点を有している。一方、プラスチックタイプ

に劣する。

半導体装置とその製造方法

いる。

このような従来のプラスチックタイプのチップ

特開昭59-208756 (2)

するチップ(4)を収置し、ワイヤポンディング法により上記チップ(4)と上記電極(2)の一端とをAuの細線から成るワイヤ(5)で接続した後、上方より液状のエポキシ樹脂を滴下させて硬化成形することによつて作る。

このパッケージ(1)において、チップ(4)は樹脂層(6)とプリント基板(3)とによつて囲まれている。これらの樹脂層(6)及びプリント基板(3)の熱抵抗は共に大きいので、その動作時においてチップ(4)で発生する熱をパッケージ(1)の外部に効率的に放散することができない。即ち、このパッケージ(1)は放熱性が悪いという欠点を有している。また上記の液状のエポキシ樹脂を滴下する際に、微量の樹脂を一定量、しかも高速で滴下することが難しく、このためにパッケージ(1)はパッケージの製造の自動化に適していないという欠点を有している。

一方、上述のチップキャリアタイプパッケージとは異なるパッケージにチップキャリアタイプパッケージがある。このタイプのパッケージは従来のチップキャリアタイプパッケージよりもさらに

小形化できるという利点を有するが、チップが樹脂層によつて完全に覆われているため熱放散性が良好でないこと、テープを用いているために特殊な装置が必要である等の欠点を有している。

発明の目的

本発明は、上述の問題にかんがみ、熱放散性が良好でかつ信頼性の高い半導体装置のパッケージの製造方法を提供することを目的とする。

発明の概要

本発明に係る半導体装置のパッケージの製造方法は、選択エッチング可能な材料から成る基板上に半導体装置を収置し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤの外部電極部鉛を上記基板の外部電極接続部位に接続し、次いで上記基板上において上記半導体装置及び上記接続用ワイヤを一体に樹脂モールドし、しかる後上記基板をエッチング除去するようにしている。このようにすることによつて、熱放散性が良好でかつ信頼性の高いリードレスタイプのパッケージを、簡便かつ安価な方法によつて自動的に製造す

ることができる。なお上記外部電極部は上記接続用ワイヤ自体が並ねていてもよいし、上記接続用ワイヤとは別に設けられかつ上記接続用ワイヤが接続されているものでもよい。

実施例

以下本発明に係る半導体装置のパッケージの製造方法の実施例につき図面を参照しながら説明する。

第2A図～第2D図は本発明の第1実施例による半導体装置のパッケージの製造方法を説明するための工程図である。以下第2A図から工程順に説明する。

3図に示す。次に第2B図において、上記チップ取扱部鉛にチップ鉛を収置した後、ワイヤポンディング法によつてこのチップ鉛と上記外部電極部鉛とをそれぞれAuの細線から成るワイヤ鉛で接続する。次に第2C図において、第2B図の基板(11)の上に設けられた上記外部電極部鉛(18)、チップ取扱部鉛、チップ鉛及びワイヤ鉛を一体とするために、公知のトランスファ・モールド法(移送成形法)を用いて、エポキシから成る樹脂モールド層(19)を上記基板(11)上に形成する。なお本実施例においては、上記樹脂モールド層(19)の厚さを1(ミクロン)とした。

次に、上記樹脂モールド層(19)を形成するチップ取扱部鉛を除いて、上記樹脂モールド層(19)からエアブローニングするところにより、上記樹脂モールド層(19)の上にチップ取扱部鉛を除くチップ(4)を設置する。

次に、FCCS(1)を用いて、上記樹脂モールド層(19)からエアブローニングすることにより、上記樹脂モールド層(19)の上にチップ(4)を設置する。

電極部切端の Au 層の下面が外部電極面 (12b) (12c) となり、またチップ載置部端の Au 層の下面が熱放散面 (12a) となる。

上述のようにして完成されたパッケージ凹をプリント基板上に実装する場合には、第 2 D 図に示す上記外部電極面 (12b) (12c) をプリント基板上の導体バタンに直接ハンダ付けして接続すればよい。

上述の第 1 実施例の熱放散面 (12a) は、その動作時においてチップ凹から発生する熱の放散面となつていて、金属の熱伝導度は非常に高いので、チップ凹から発生する熱は金属製のチップ載置部端を外方に向かって迅速に流れ、熱放散面 (12a) から放散されることによつて効果的に除去される。しかし、より効果的にチップ凹の発生熱を除去するためには、広い表面積を有する放熱フィンの一部を上記熱放散面 (12a) に押し当てて空冷により熱を放散させるのが好ましい。

上述の第 1 実施例のパッケージ凹は第 2 A 図～第 2 D 図に示すような簡単な工程によつて作るこ

とができるばかりでなく、全ての製造工程に從来から用いられている装置を用いることができるので、テーブキャリアタイプのパッケージにおいて必要な既述の特殊な装置が不要である。従つて、簡便かつ安価な方法によりパッケージ凹を製造することができる。さらに上述の第 1 実施例では樹脂モールド層凹を形成する方法としてトランスマル・モールド法(移送成形法)を用いている。この方法は信頼性の高い樹脂封止ができるばかりでなく、モールドの機械化、量産化が容易であるためにパッケージを自動的に製造できるという利点を有している。

なお上述の第 1 実施例において、第 2 A 図に示す場合と同様にチップ載置部端及び外部電極部切端を設けた後に、基板凹の上面を既述の $FeCl_3$ 溶液を用いて僅かにエッティングすることにより、第 4 A 図に示すようにチップ載置部端及び外部電極部切端の下部の基板凹にアンダーカント部 (11a) ～ (11f) を形成し、次に第 2 B 図～第 2 D 図と同様な方法によつて第 4 B 図に示すパッケージ凹を

完成させることができる。このように上記のエッティングによつてチップ載置部端及び外部電極部切端の下部に上記アンダーカント部 (11a) ～ (11f) が形成されるので、これらの部分に樹脂が回り込んで突出部 (20a) ～ (20f) が形成される。従つてこれらの突出部 (20a) ～ (20f) によつて上記チップ放散部端及び上記外部電極部切端が下方から保持される構造となるので、上記チップ載置部端及び上記外部電極部切端がパッケージ凹の使用時において樹脂モールド層凹から抜け出てしまうのを防止することができるという利点がある。さらにチップ載置部端及び外部電極部切端が樹脂モール

の基板凹の上面に公知のフォトレジストを塗布した後に所定のバターンニングを行う。次いで Cu のみを選択的にエッティングするエッティング液、例えば既述の $FeCl_3$ 溶液を用いて上記基板凹の表面を僅かにエッティングすることによつて、上記基板凹の表面にチップ載置部端 (11g) 及び外部電極接続部 (11h) (11i) をそれぞれ形成する。上記フォトレジストを除去した後に第 5 B 図において、第 1 実施例と同様に、上記チップ載置部端 (11g) にハンダ層凹を介してチップ凹を載置した後、ワイヤボンディング法によつてこのチップ凹と上記外部電極接続部 (11h) (11i) とをそれぞれ Ar の

11. A 図に示す方法は、具体的に、実施例によつて、本体とそのパッケージの変造方法を説明する。

12. A 図に示す方法によつて、下記の上記基板凹上に形成する。次に上記が直角を第 1 実施例

ンダ部22の下面が熱放散面(23a)となる。

上述のようにして完成されたパッケージ20をプリント基板上に実装する場合には、第1実施例と同様に、第5C図に示す上記外部電極部切端をプリント基板上の導体パタンに直接ハンダ付けして接続すればよい。このことから明らかのように、本実施例においてはワイヤ28の端部をそのまま外部電極部切端として用いるために、ワイヤ28の径を既述のように大きくするのが好ましい。なお熱放散面(23a)の機能は第1実施例と同様である。

上述の第2実施例のパッケージ20は、第1実施例のパッケージ20と異なつて、フォトレジスト工程及びエッチング工程によって基板20に設けられた外部電極接続部位(11b)(11c)にワイヤ28を直接接続するようにしているので、第1実施例のパッケージ20におけるAu脇22a及びNi脇22bを形成する必要がない。上記のフォトレジスト工程及びエッチング工程は第1実施例のパッケージ20で用いたメッキ工程よりもさらに簡便である。またこれらのフォトレジスト工程及びエッチング工程

を用いることにより、Au等の重金属を用いる必要がなくなるという利点がある。

上述の第1実施例及び第2実施例においては、1枚のチップをチップ載置部に載置してこれを樹脂モールドする場合につき述べたが、基板上に多数のチップ載置部を設け、それぞれのチップ載置部に同一のチップを載置して、これらのチップを一体に樹脂モールドした後に切断分離することにより、それぞれ1個のチップを有する同一のパッケージを多数個同時に作ることもできる。また複数のチップと、コンデンサや抵抗等の受動素子とを基板上に載置した後にこれらを一体に樹脂モールドすれば、個々の機能を有するパッケージを作ることができると共に、回路素子の架構度の高いパッケージを作ることができるという利点がある。

上述の第1実施例の基板の材料は選択エッチングが可能であればCu等の他の金属であつてもよく、また第2実施例の基板の材料もFe等の他の金属であつてもよい。第1実施例においてはさらに金属以外の材料、例えばポリイミドアミド系樹

脂を用いることも可能である。この場合には既述のエッチング液としては、ヒドラジンとエチレンジアミンとの混合液を用いればよい。

発明の効果

本発明に係る半導体接続のパッケージの製造方法によれば、その動作時において半導体接続から発生する熱の放散性が良好でありかつ信頼性が高い小形のパッケージを、極めて簡便かつ安価な方法によつて自動的に製造することができる。

4. 図面の簡単な説明

第1図は従来のプラスチックタイプのチップキャリアータイプパッケージの構造を示す断面図、第

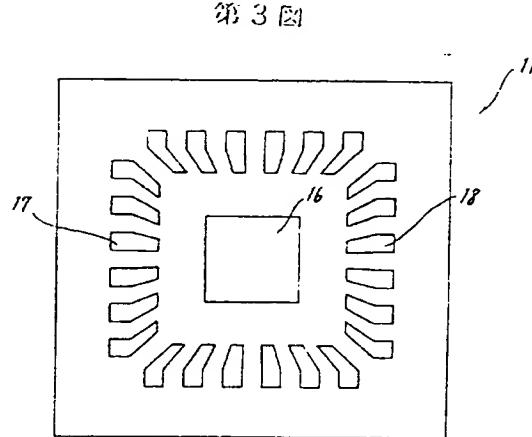
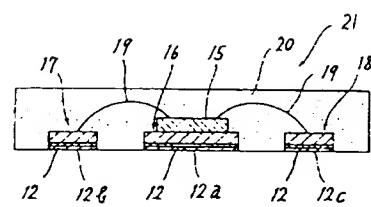
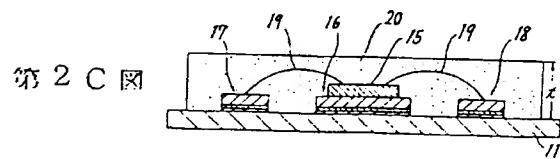
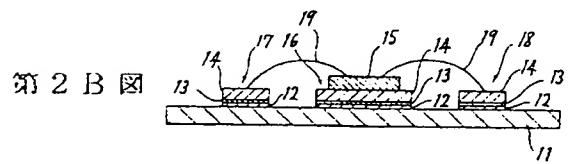
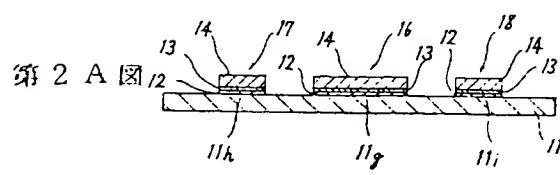
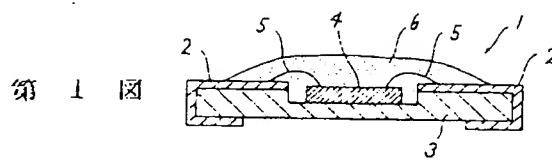
なお図面に用いた符号において、

(11a)(22a)	パッケージ
11b	チップ
28	ワイヤ
20	基板
(11b)(11c)	外部電極接続部位
22b	外部電極部
23a	樹脂モールド層

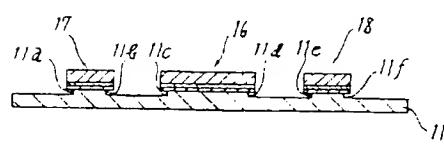
である。

代 理 人	土 帯	脚
・	常 色	井 内
・	井 田	義 賀

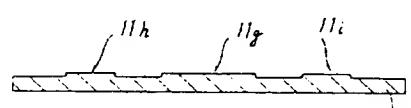
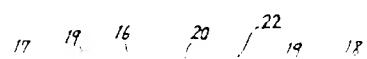
特開昭59-208756(5)



第4A図



第4B図



第5B図

